

## スイッチモード電源の設計 目 次

### 1 . バックコンバータの負帰還設計演習

1 - 1	課題の回路図	1
1 - 2	スイッチング部分の 利得・位相 - 周波数特性	2
1 - 3	誤差増幅器の設計	3
1 - 4	ループ特性のシミュレーション	4
1 - 5	出力インピーダンスのシミュレーション	5
1 - 6	出力電流急変時の過渡応答	6
1 - 7	バックコンバータの動作観測	7
1 - 8	ループ利得、出力インピーダンス、出力過渡応答の実測を行う	9

### 2 . 電圧モード・ブーストコンバータの負帰還設計演習

2 - 1	課題の回路図	10
2 - 2	スイッチング部分の 利得・位相 - 周波数特性	11
2 - 3	誤差増幅器の設計	12
2 - 4	ループ特性のシミュレーション	13
2 - 5	出力インピーダンスのシミュレーション	14
2 - 6	出力電流急変時の過渡応答	15
2 - 7	電圧モード・ブーストコンバータの動作観測	16
2 - 8	ループ利得、出力インピーダンス、出力過渡応答の実測を行う	18

### 3 . 電流モード・ブーストコンバータの負帰還設計演習

3 - 1	課題の回路図	19
3 - 2	スイッチング部分の 利得・位相 - 周波数特性	20
3 - 3	誤差増幅器の設計	21
3 - 4	ループ特性のシミュレーション	22
3 - 5	出力インピーダンスのシミュレーション	23
3 - 6	出力電流急変時の過渡応答	24
3 - 7	電流モード・ブーストコンバータの動作観測	25
3 - 8	ループ利得、出力インピーダンス、出力過渡応答の実測を行う	27

### 4 . 力率改善回路(PFC アクティブフィルタ)の負帰還設計演習

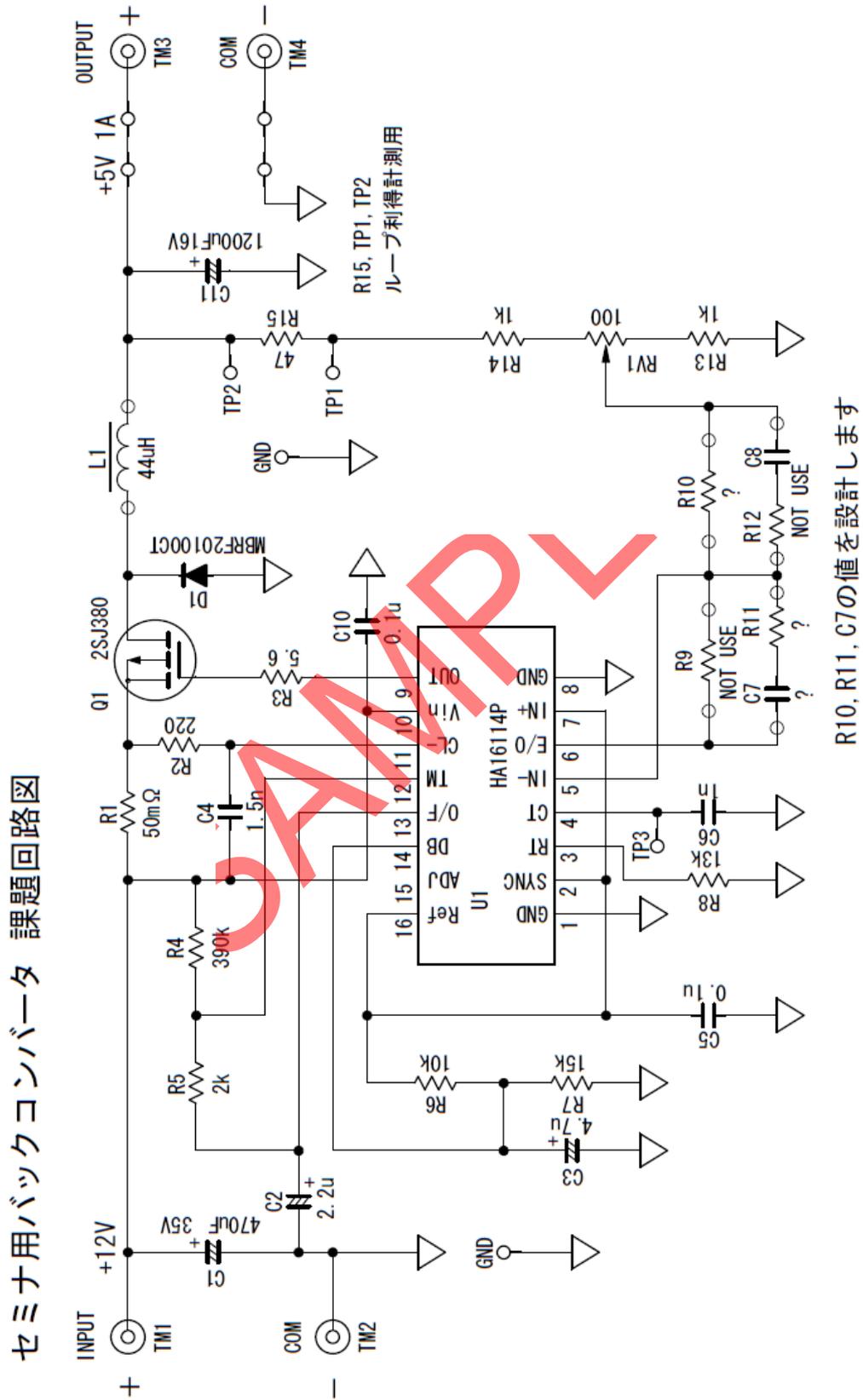
4 - 1	課題の回路図	28
4 - 2	PFCの負帰還動作	29
4 - 3	電流帰還の誤差増幅器の設計	30
4 - 4	電圧帰還の誤差増幅器の設計	33
4 - 5	PFC各特性のシミュレーションでの検証	36
4 - 6	PFCの動作波形観測と各特性の実測	39

#### 添付資料

HA16114P, FA5510, UC3842, UCC3818, LNK305PN, データシート

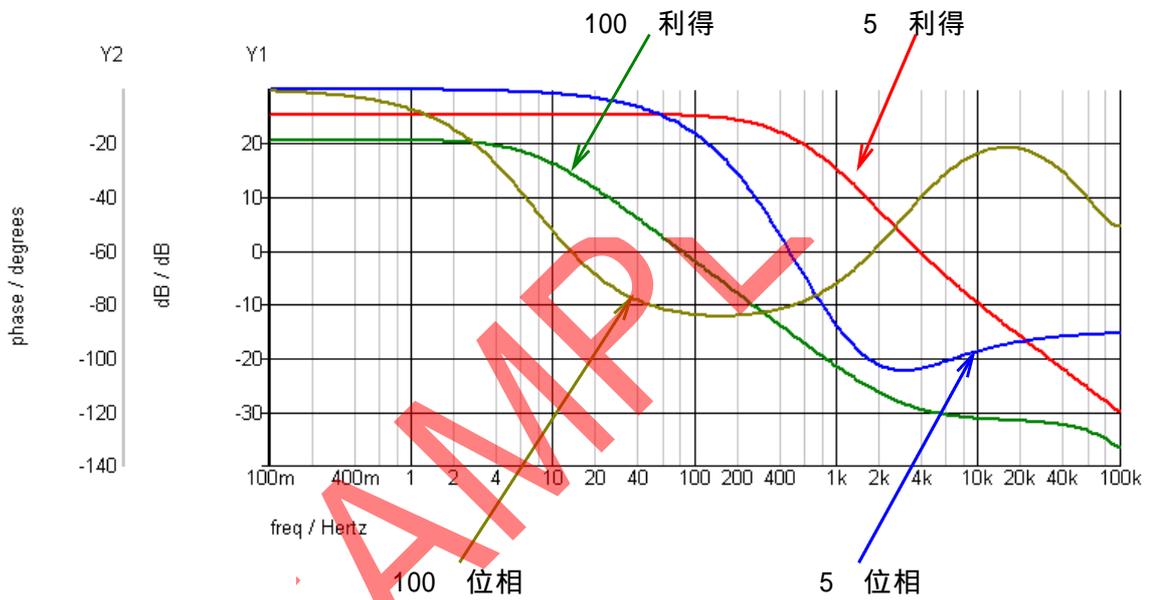
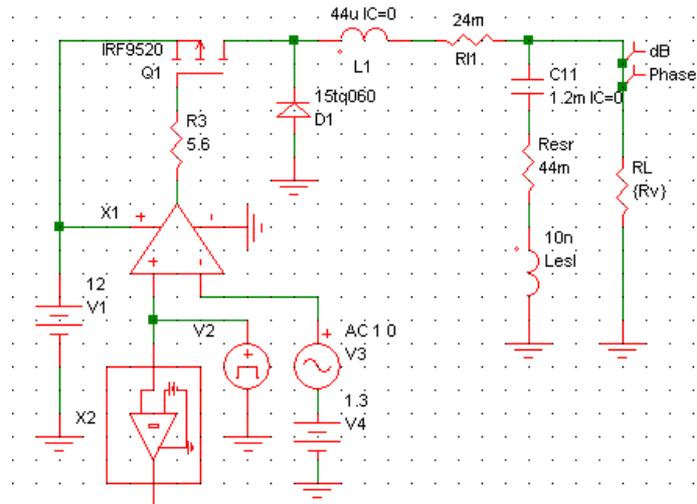
1. バックコンバータの負帰還設計演習

1 - 1 課題の回路図

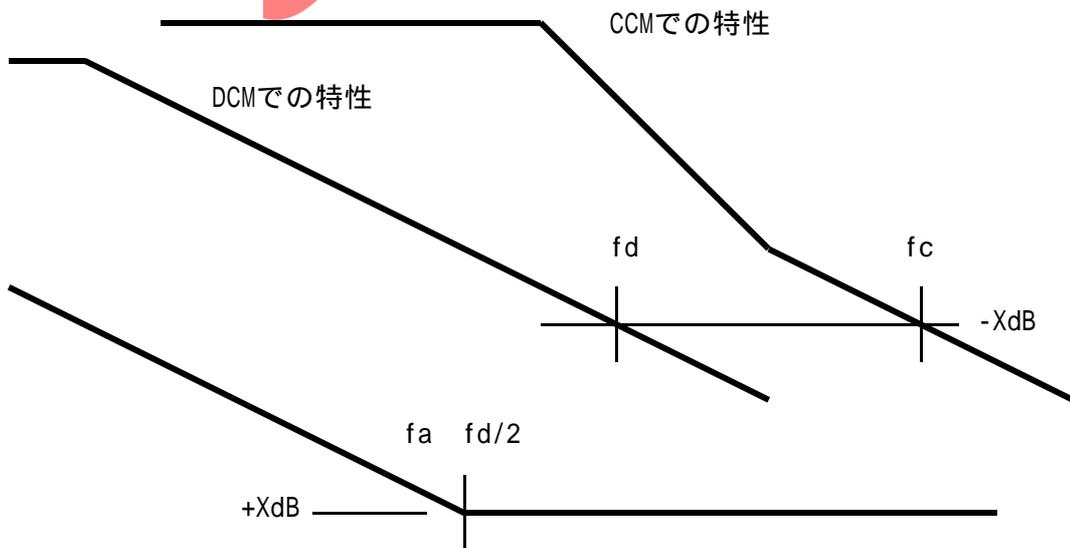


1 - 2 スイッチング部分の 利得・位相 - 周波数特性 [SWPart\_AC\_SIMPLIS]

RL{Rv}:5 100

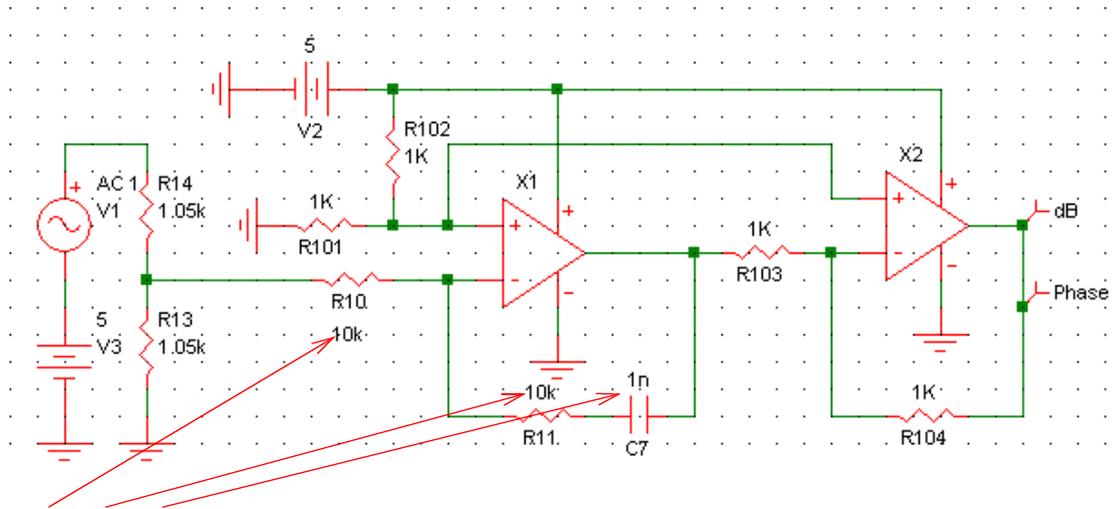


C11の直列等価抵抗により数kHz以上で位相が戻ってきているので誤差増幅器タイプで設計します。



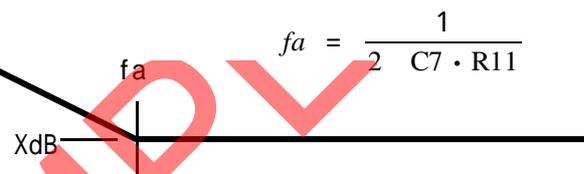
### 1 - 3 誤差増幅器の設計

[ErrorAmp\_BuckConverter]



R10,R11,C7を設計して、値を修正します。

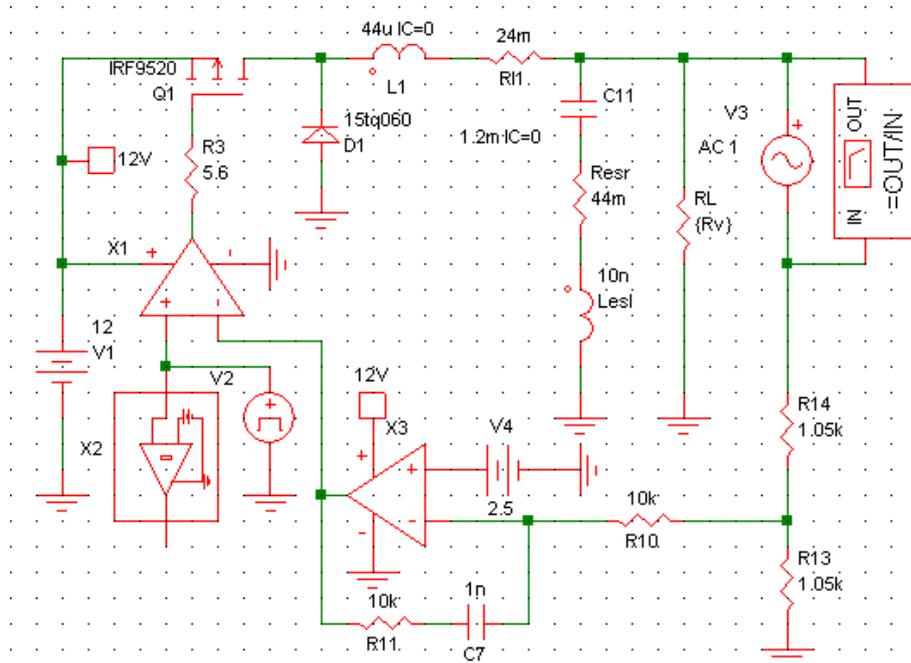
誤差増幅器の利得の漸近線



シミュレーション結果

## 1 - 4 ループ特性のシミュレーション

[Loop\_BuckConverter\_SIMPLIS]



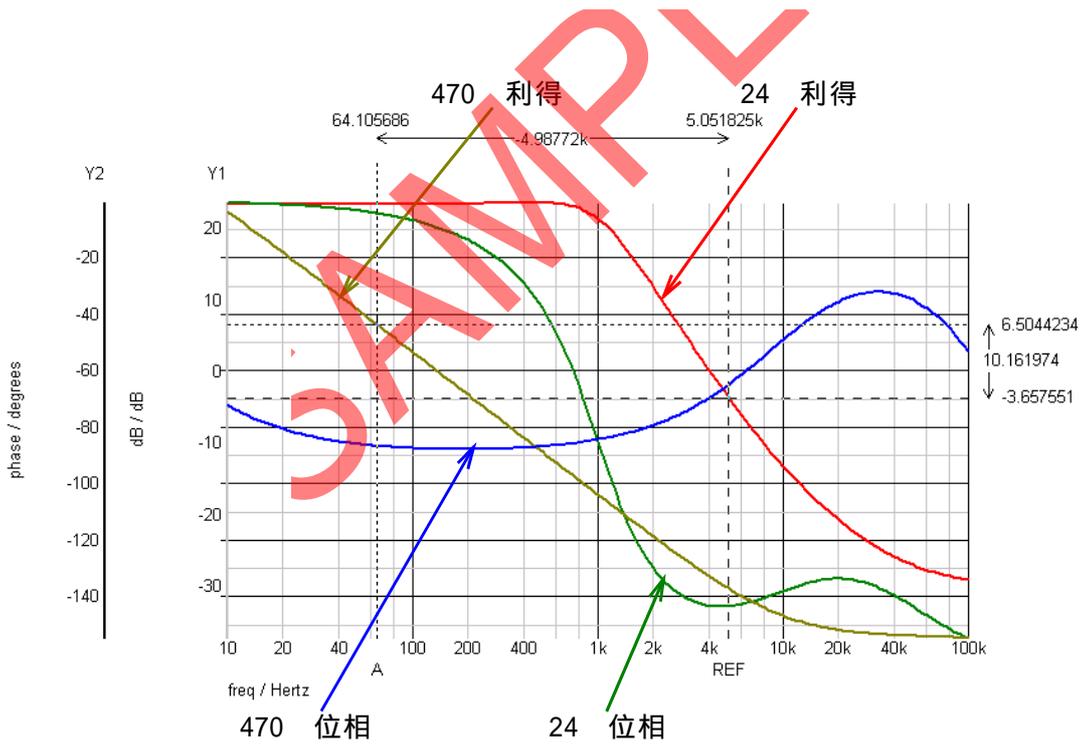
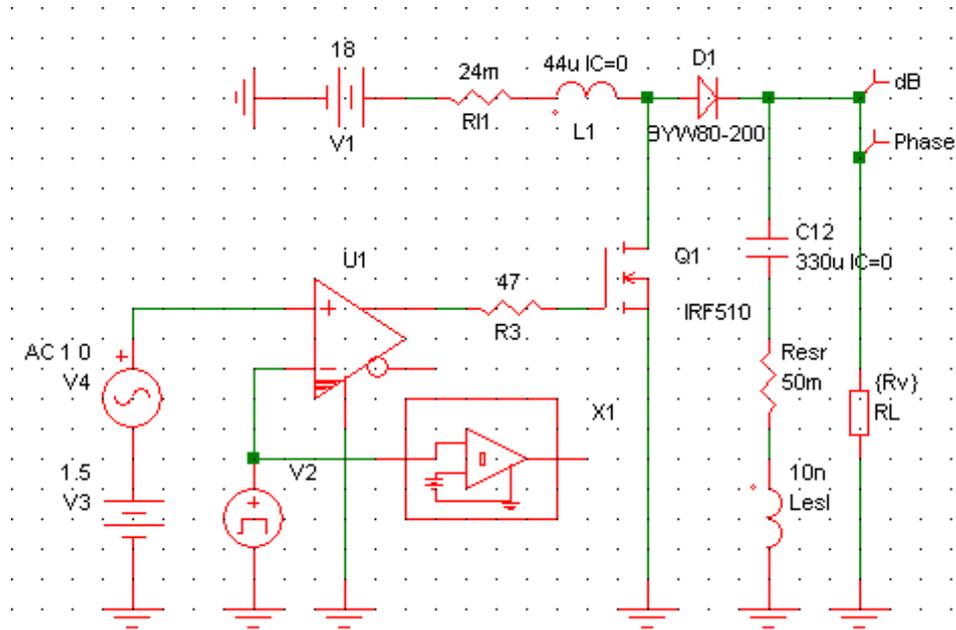
R10,R11,C7は設計値を設定します。

シミュレーション結果

- ・ 電流連続モードでのループ利得が1になる周波数、      kHz、位相余裕      度
- ・ 電流不連続モードでのループ利得が1になる周波数、      kHz、位相余裕      度

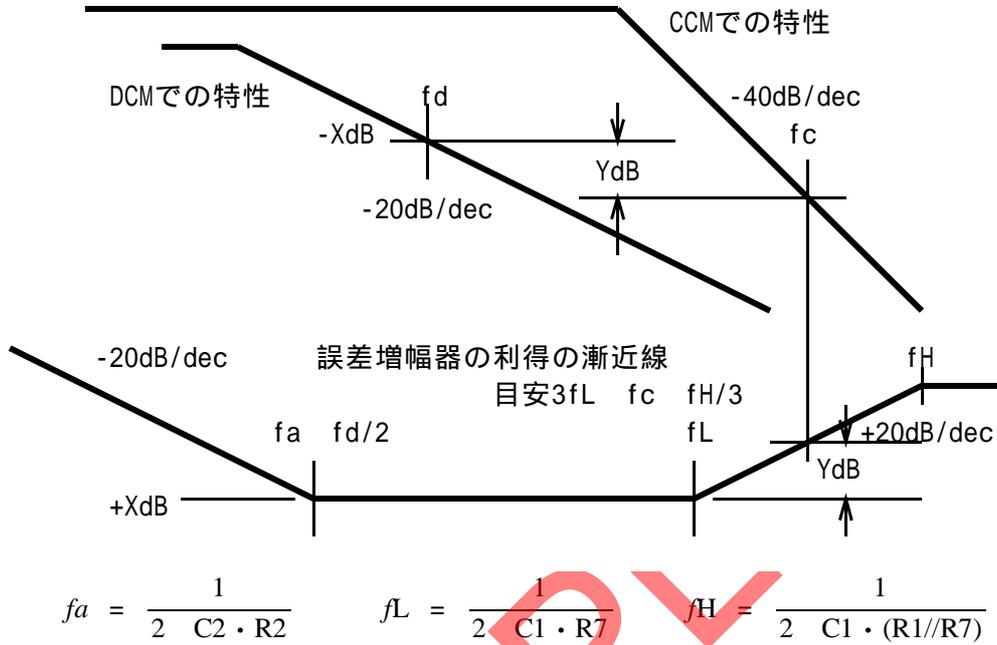
2 - 2 スイッチング部分の利得・位相 - 周波数特性 [SW\_Part\_V\_Boost\_SIMPLIS]

RL{Rv}:24 ,470

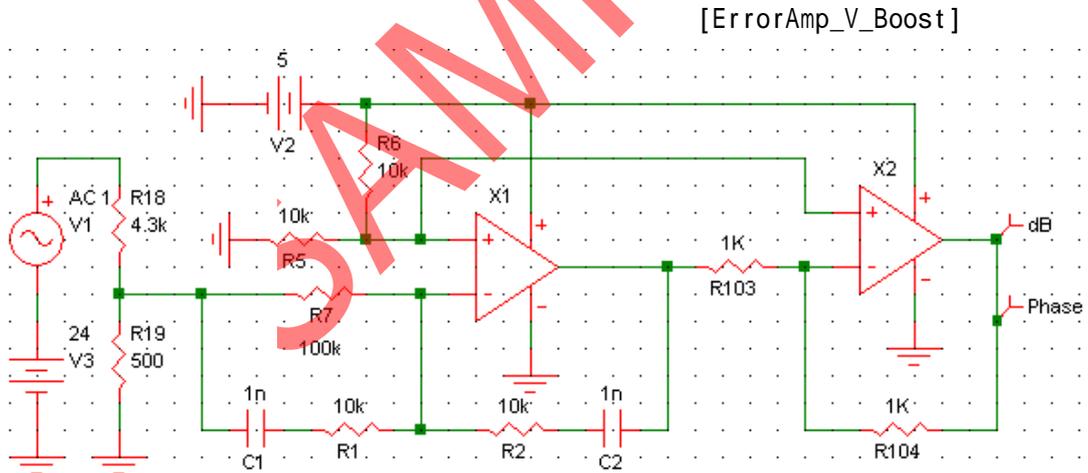


## 2 - 3 誤差増幅器の設計

CCMのときの位相が数kHz以上で-140度と位相遅れが多いので誤差増幅器タイプ で設計します。fLとfHの比が大きい程位相がたくさん戻ります。ここでは10倍程度の値が適当かと思われませんが最終的にはループ利得の位相余裕の値で判断します。



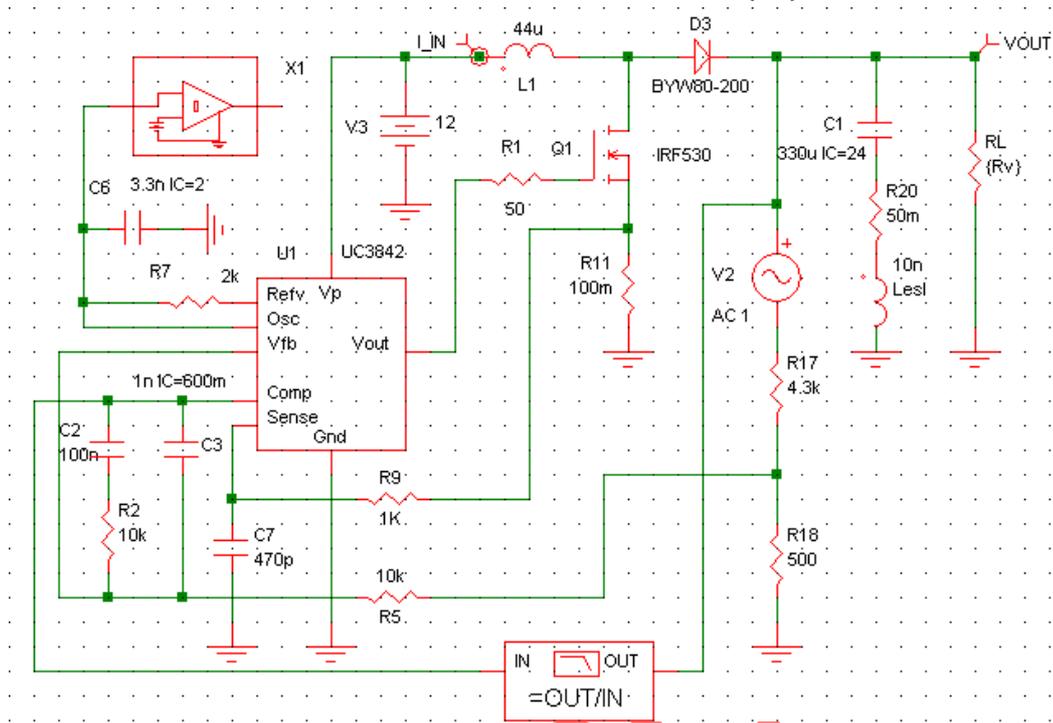
R1//R7 はR1とR7の並列接続を示します。



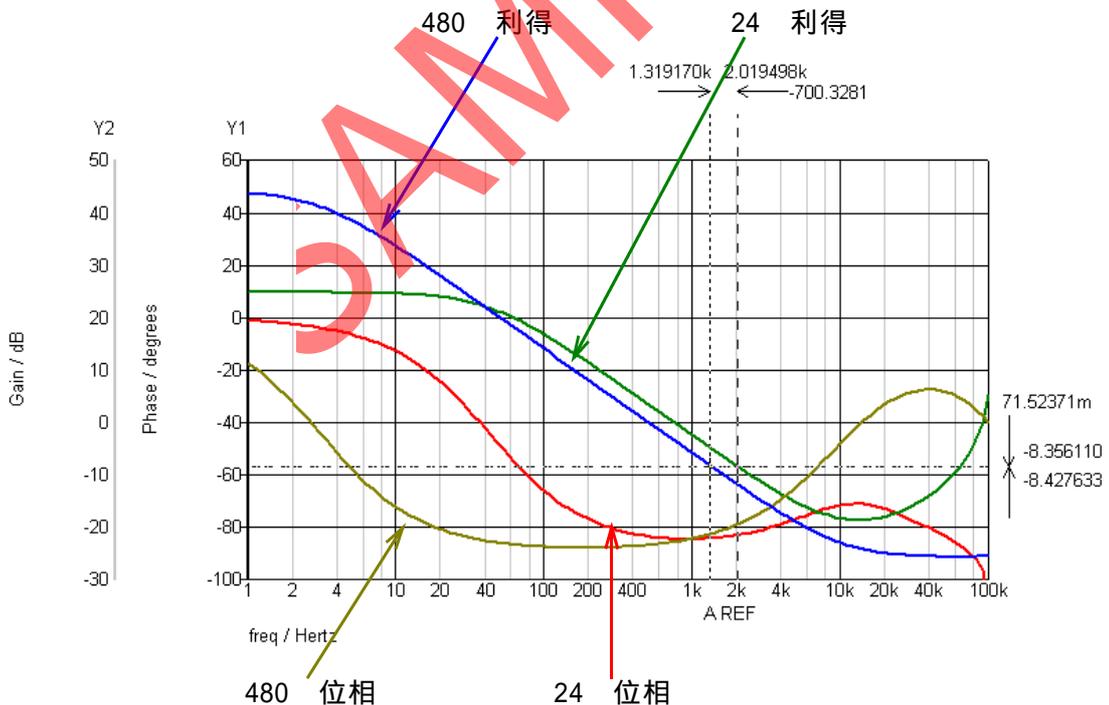
R1,R2,C1,C2 を設計します。

シミュレーション結果は

3 - 2 スイッチング部分の利得・位相 - 周波数特性 [SW\_Part\_C\_Boost\_SIMPLIS]  
 RL{Rv}:24 ,470



誤差増幅器を除くことができないので、誤差増幅器の利得を極端に低くし、誤差増幅器の出力(Comp)から、電源の出力(VOUT)までの利得・位相 - 周波数特性を表示しています。



電流制御のため負荷抵抗が24 と480 いずれも -20dB/decの減衰傾度になっています。しかし24 負荷では10kHz付近以上では過剰位相系があらわれており利得が上昇して位相が遅れています。

### 3 - 7 電流モード・ブーストコンバータの動作観測

#### 実験基板の設定と結線

電源の極性を誤ると基板が破壊しますので極性には十分注意してください。

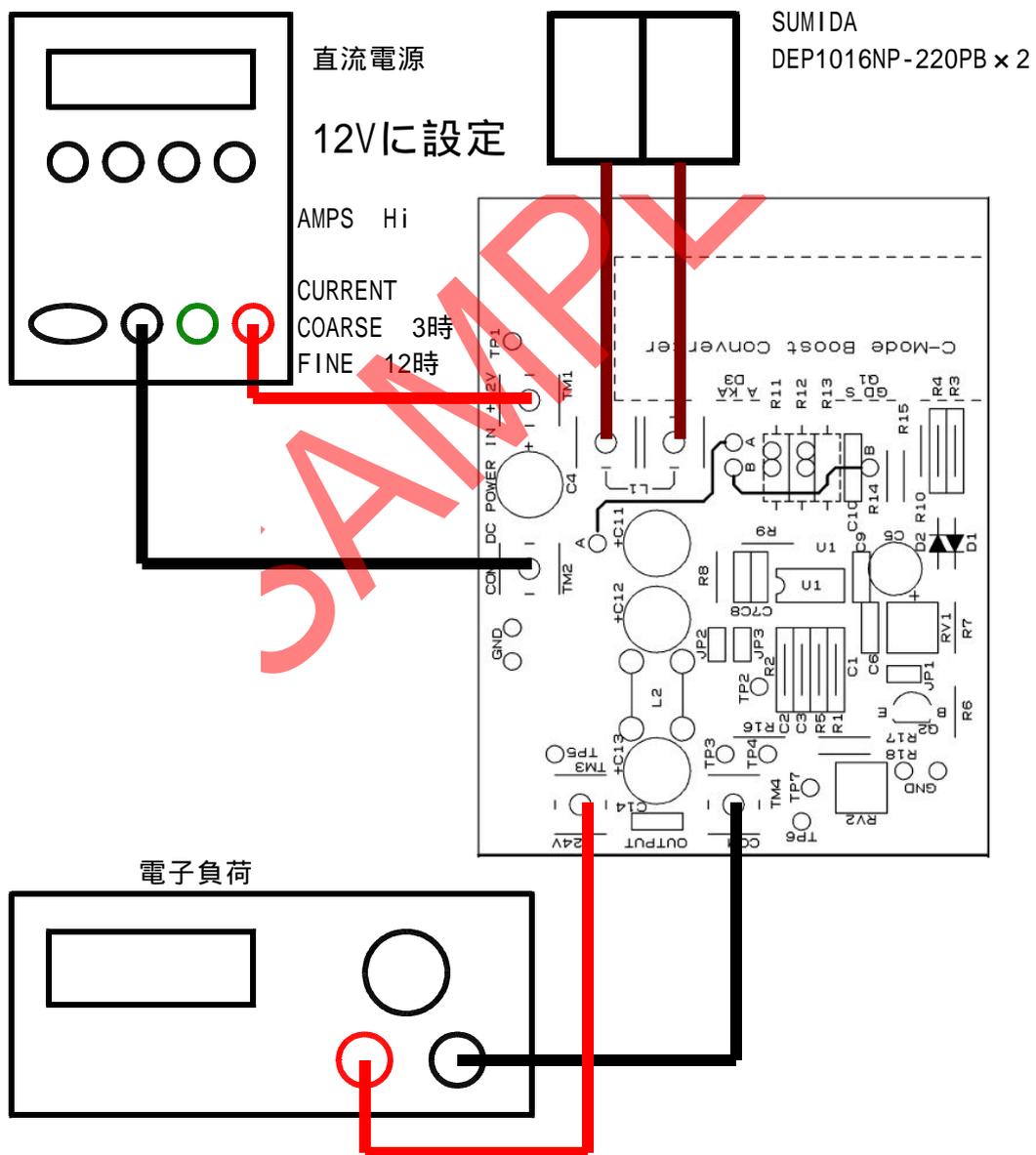
基板のJP1とJP2にジャンププラグを差し込む。

RV1を右に回しきりにする。RV2を中央に設定する。

SUMIDAのチョークコイルDEP1016NP-220PB×2(角型)をL1用端子に接続する。

直流電源と基板を接続する前に直流電源の出力電圧を12Vに設定する。

極性に注意して直流電源と基板を結線する。電子負荷を出力(TM3, TM4)に接続する。



#### 4 - 6 PFCの動作波形観測と各特性の実測

##### 実験基板の設定と結線

電子負荷の極性を誤ると破壊しますので極性には十分注意してください。

RV1を中央に設定する。

チョークコイルHKBS-20D140-1412 140uH トロイダルをL1用端子(T3 T4)に接続する。

交流電源E750Sの背面出力(Hi,Lo)とJ1を接続する。(J1-1 Hi,J1-3 Lo)

電子負荷を出力(T1,T2)に接続する。(T1 + ,T2 - )

