

3. 応用回路のシミュレーション

3.1 モデリングしたBJTの検証

2-3項で説明した方法でモデリングしたパラメータをAppendix1に記載しました。そのなかの代表的な小信号用トランジスタ2SC1815GRを使用してシミュレーションと実際の試作回路の特性を比較してみました。下記が設計した回路とその写真です。

図3-1-1 2SC1815GRモデリングの検証回路

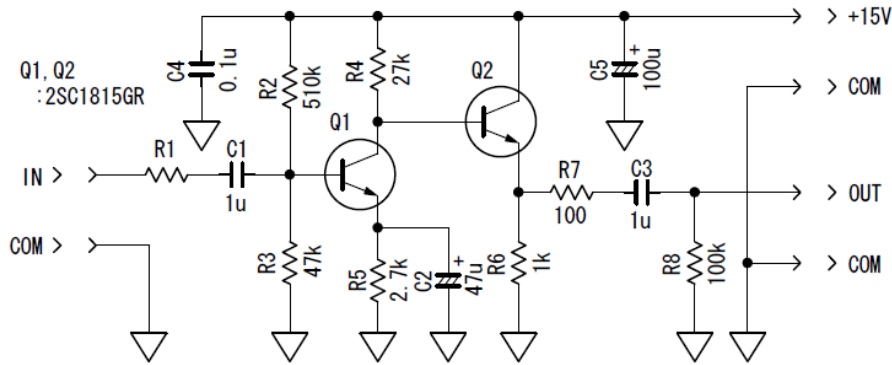
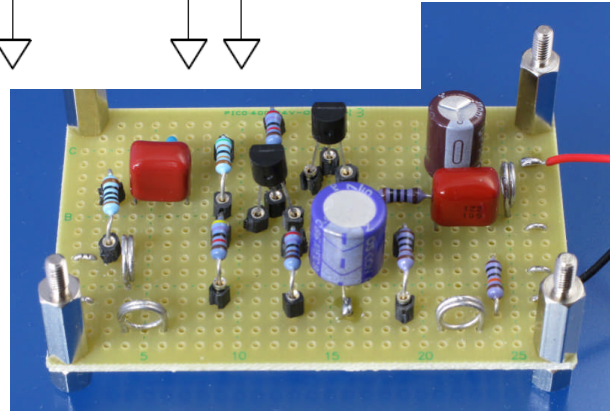


写真3-1-1



作成したトランジスタモデルの検証が目的なのでトランジスタの接合容量の影響が出やすい回路にしました。

このためC2を挿入し、部分帰還を排除しています。こうすると交流利得が裸のトランジスタ特性で決定されます。また負荷の計測器による浮遊容量の影響を避けるためにQ2のエミッタ・フォロア回路を挿入しました。R7は容量負荷によりQ2がパラスティック発振するのを防いでいます。

直流動作点としてはQ2のエミッタ電位が電源電圧の半分の7.5V、Q1のコレクタ電流が250μAになるように定数を設計しました。

シミュレータはトランジスタが20個まで使用できる PSpice Ver15.7 の評価版を使用しました。この評価版は Design Wave Magazine の2008年2月号の付録CDに収録されていたものです。

まずは BREAKOUTライブラリからQbreakNを取り出し、回路図に配置し、選択状態にして右クリックし、Edit PSpice Modelを左クリックします。

図3-1-2a QbreakN を取り出す

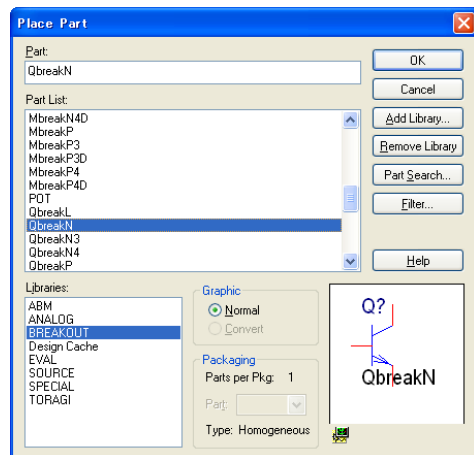


図3-1-2b Edit PSpice Model を選択

