

アナログ集積回路研究会 第12回講演会

タイムドメインジッタ分離手法による デザインエラー、プロセスエラーの評価解析

講師:新井信吾氏

(ウェーブクレスト株式会社ジェネラルマネージャー)

日時:2月6日(金)14:00~16:00

会場 : 群馬大学工学部総合研究棟301号室

講演内容 :

デバイスの高速化に伴い、従来のLSI テスタによるテストやオシロスコープを使った波形観測だけでなく'Signal Integrity'と言われる様な評価が求められている。

高速デバイスを評価する上で重要なタイミングのジッタ成分を取り上げ、従来から使われているジッタ σ やジッタ $p_k - p_k$ という測定値が持つ意味合いと、ジッタ分布の中からDeterministic(確定的)ジッタ成分とRandom(自然的)ジッタ成分を分離して評価解析する事が、デザインエラーやプロセスエラーそして歩留まりの改善に繋がる事を説明する。

※ウェーブクレスト社は米国ミネソタ州に本社を置き、近年急成長を遂げた測定器メーカーであります。

同社はGHz、Gbit/sの時代を支える測定界の雄であります。

対象: **本学学生、教職員、学外**の関心のある方

問合せ:0277-30-1789 アナログ集積回路研究会事務局